

HC701-OL

L&S 波段上变频芯片

概述

HC701-OL 是一款单端输入和输出的上变频芯片，具有 1.0~2.5GHz 的本振频率输入范围。内置本振缓冲器，可支持-25~0dBm 的本振输入范围。

应用

- L&S 波段上变频电路，特别适用于北斗上变频

特点

- 支持宽范围的本振输入功率（-25~0dBm）
- 宽范围本振输入频率：1.0GHz—2.5GHz
- RF 和 LO 端口阻抗为 50ohms
- 低功耗 31mA
- 工作电压 1.8—3.3V
- QFN16 4mm×4mm 塑装

系统框图

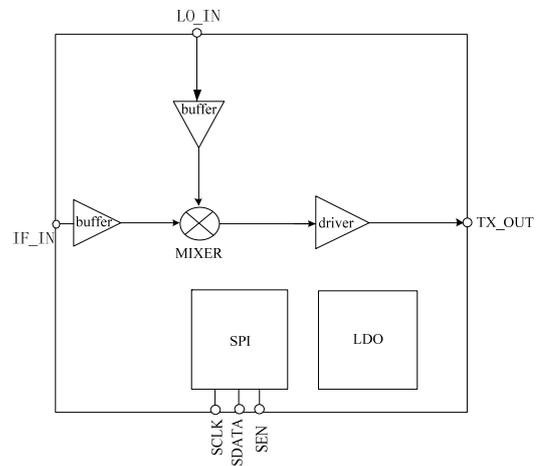


图 1 芯片系统框图

性能指标

表格 1 性能指标

| 参数 | 说明 | 最小值 | 典型值 | 最大值 | 单位 |
|--------------------------|--------------|--------|--------------------|--------|-----|
| 电源电压 | | 1.8 | | 3.3 | V |
| 电源电流 | | | 31 | | mA |
| 工作温度 | | -40 | | 85 | °C |
| 输入 IF 频率 | | 10 | | 100 | MHz |
| 抗烧毁 RF 输入功率 | | 20 | | | dBm |
| 外接本振频率 | | 1000 | | 2500 | MHz |
| 外接本振功率 | | -25 | -10 | 0 | dBm |
| 增益（最大增益配置） | LO@1.222GHz | | -1 | | dB |
| | LO@2.446GHz | | -9 | | |
| 输出 P-1dB | 最大增益配置 | | 8 | | dBm |
| RF 本振抑制 | LO@1.222GHz | | 25 | | dBc |
| | LO@2.446GHz | | 31 | | |
| 带内起伏 | 20M~100M 带宽内 | | | 2 | dB |
| 射频端驻波比 | | | | 2 | |
| 中频输入等效电阻 | | 4K | 10K | | Ω |
| 数字端口参数 | | | | | |
| 输入高电平 (V _{IH}) | | 0.7VDD | VDD ^[1] | 3.3 | V |
| 输入低电平 (V _{IL}) | | | 0 | 0.3VDD | V |
| 输入低电流 (I _{IH}) | | -10 | | | uA |
| 输入高电流 (I _{IL}) | | | | 10 | uA |
| 输出高电平 (V _{OH}) | | 0.8VDD | VDD | | V |
| 输出低电平 (V _{OL}) | | | 0 | 0.4 | V |

[1] 此处 VDD 表示 pin13 输入的 VDD 电源电压，建议输入控制高电平使用与 VDD 电源电压相同。

绝对最大额定值

在任何情况下都不能超出表格 2 所列的最大额定值的范围，超过额定值会永久性地损坏芯片。

表格 2 极限值

| 参数 | 最小值 | 最大值 | 单位 |
|------|-----|-----|----|
| 电源电压 | 1.8 | 3.6 | V |
| 工作温度 | -40 | 85 | °C |
| 存储温度 | -55 | 150 | °C |

热阻

热阻 θ_{JA} 仅针对最坏情况。

表格 3 热阻

| 封装类型 | θ_{JA} | 单位 |
|-------|---------------|------|
| QFN16 | 43 | °C/W |

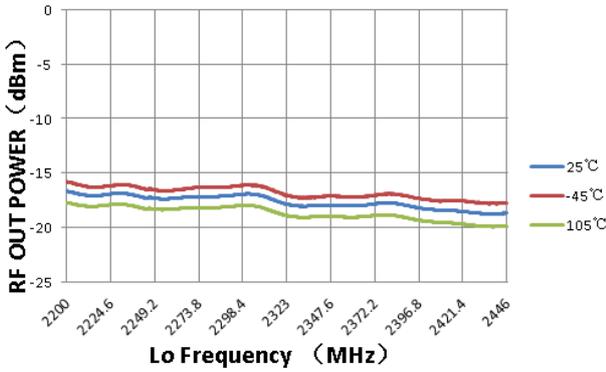
ESD 警告

| | |
|---|--|
|  | <p>ESD（静电泄放）敏感器件。带电荷的器件或电路板会自动泄放。尽管该器件已带有保护电路，高能量的静电泄放仍会导致器件损坏。因此，正确地预防静电泄放可避免性能恶化或功能损坏。</p> |
|---|--|

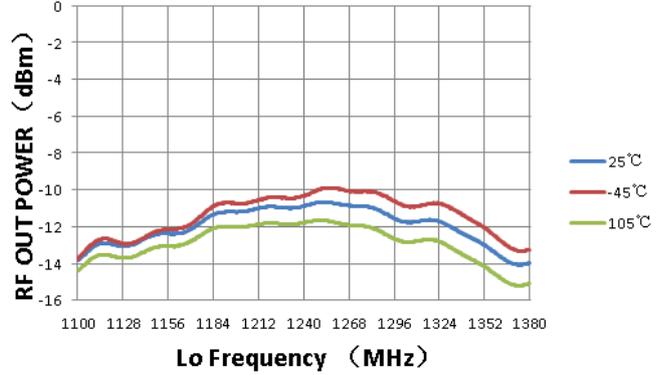
典型测试曲线

射频输出功率随本振输入频率变化曲线

(固定 IF 输入频率为 46MHz, IF 输入功率为-10dBm, LO 输入功率为-10dBm)



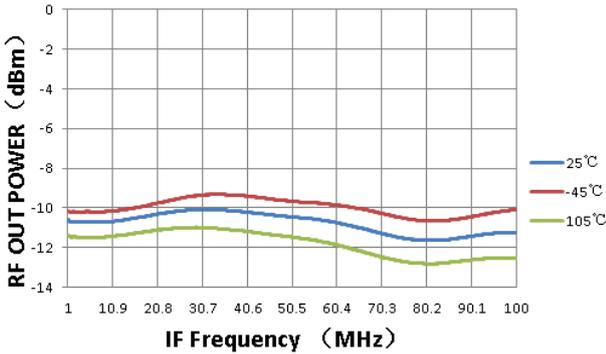
本振为 S 波段部分输入频率扫描曲线



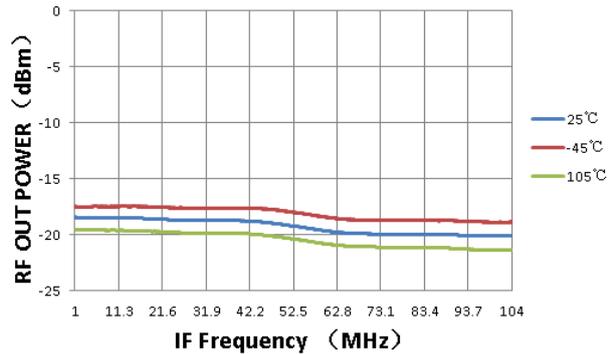
本振为 L 波段部分输入频率扫描曲线

射频输出功率随中频输入频率变化曲线

(固定 LO 输入频率, IF 输入功率为-10dBm, LO 输入功率为-10dBm)



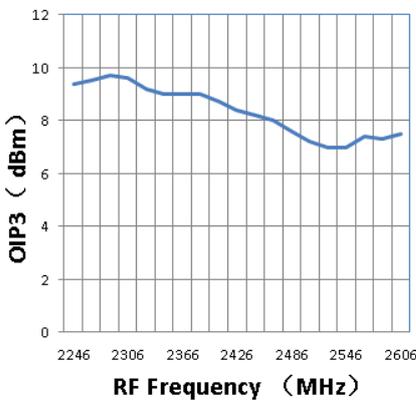
本振输入频率为 1222MHz



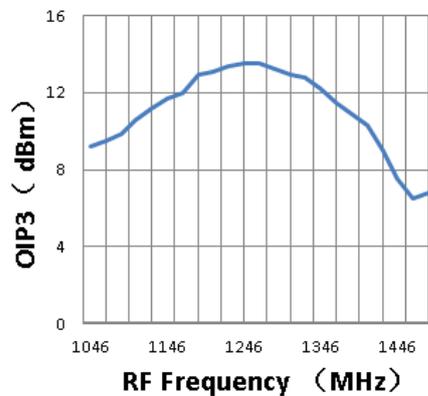
本振输入频率为 2446MHz

射频输出三阶交调点 OIP3 随射频输出频率变化曲线

(固定 IF 输入频率为 46MHz, IF 输入功率为-10dBm, LO 输入功率为-10dBm)

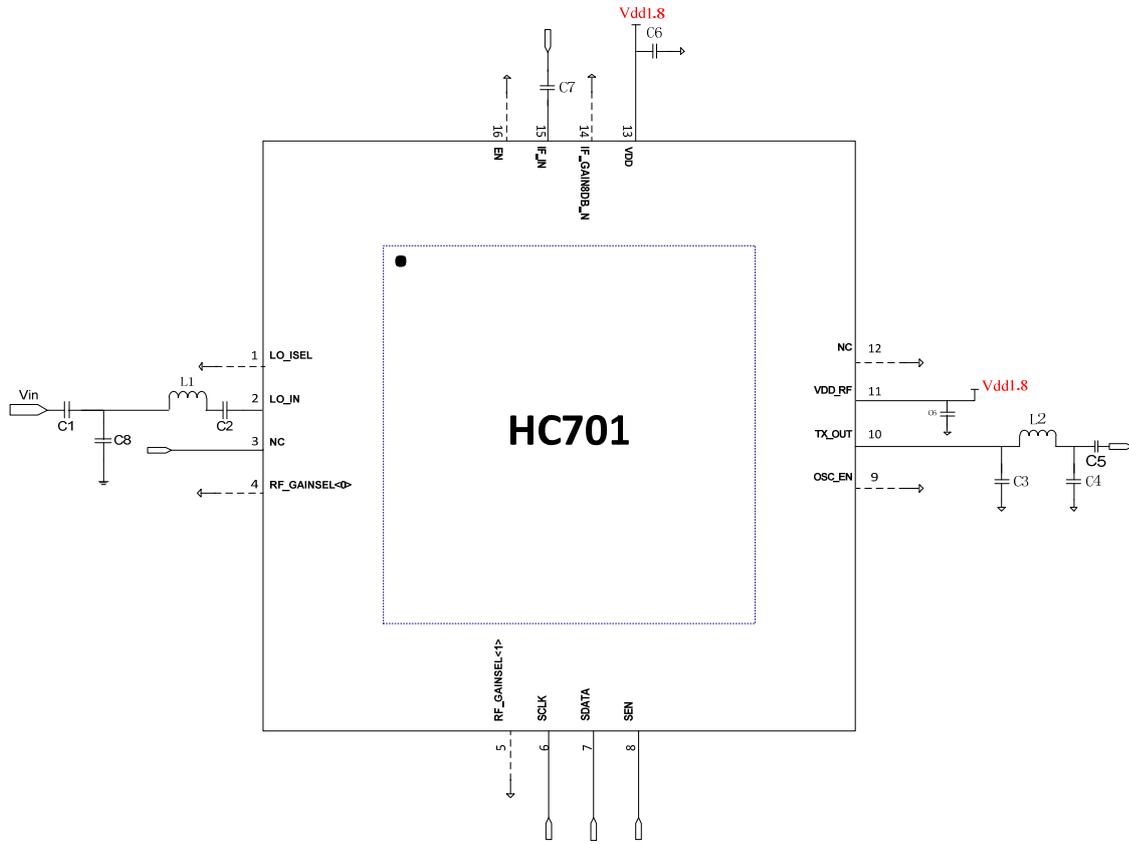


S 波段部分 OIP3 扫描曲线 (常温)



L 波段部分 OIP3 扫描曲线 (常温)

参考应用原理图



虚线连接到地表示需要时该引脚可以连接到地
 C1=22pF,C2=22pF,C3=0.5pF,C4=2.2nF,C5=100pF,C6=4.7uF,C7=22pF,C8=3.3pF
 L1=4.7nH,L2=22nH

图 2 参考应用原理图

管脚定义

表格 4 引脚说明

| 引脚编号 | 引脚名称 | 类型 | 说明 |
|------|---------------|--------------|--|
| 1. | LO_ISEL | input | 本振大电流选择位，悬空时内部默认高电平，大电流 |
| 2. | LO_IN | input | 本振信号输入端 |
| 3. | NC | input | 悬空 |
| 4. | RF_GAINSEL<0> | input | RF 增益低位硬线选择，悬空时内部默认高电平，置 0 可以降低约 5dB 增益 |
| 5. | RF_GAINSEL<1> | input | RF 增益高位硬线选择，悬空时内部默认高电平，置 0 可以降低约 10dB 增益 |
| 6. | SCLK | input | SPI 时钟输入 |
| 7. | SDATA | input&output | SPI 串行数据输入输出 |
| 8. | SEN | input | SPI 片选逻辑输入端，SEN 为高时进行 SPI 串行数据写入和读取 |

| 引脚编号 | 引脚名称 | 类型 | 说明 |
|------|---------------------|--------|--|
| 9. | OSC_EN | input | 内部振荡器使能，高电平开启，低电平关闭，悬空时内部默认高电平。 当不使用 SPI 总线进行读写时，建议将 OSC_EN 置低电平使内部振荡器关闭。 |
| 10. | TX_OUT | output | TX 输出 |
| 11. | VDD_RF | 电源 | TX 电源输入端，电压 1.8~3.3V ^[1] |
| 12. | NC | input | 悬空 |
| 13. | VDD | 电源 | 电源输入端，电压 1.8~3.3V ^[1] |
| 14. | IF_GAIN8DB_N | input | 中频增益硬线选择，高电平时中频衰减 8dB，低电平时不衰减。悬空时内部默认高电平 |
| 15. | IF_IN | input | 中频信号输入 |
| 16. | EN | input | 芯片使能，高电平芯片工作，低电平芯片不工作，悬空时内部默认高电平 |

备注[1]: 如连接 SPI 接口时，VDD 必须设置为和 SPI 接口高电平的相同电压，VDD_RF 电压可以独立设置，建议接 3.3V 增强射频输出驱动能力。

封装详细信息

16 引脚塑封正方扁平无引线封装——主体 4×4×0.75mm[QFN]

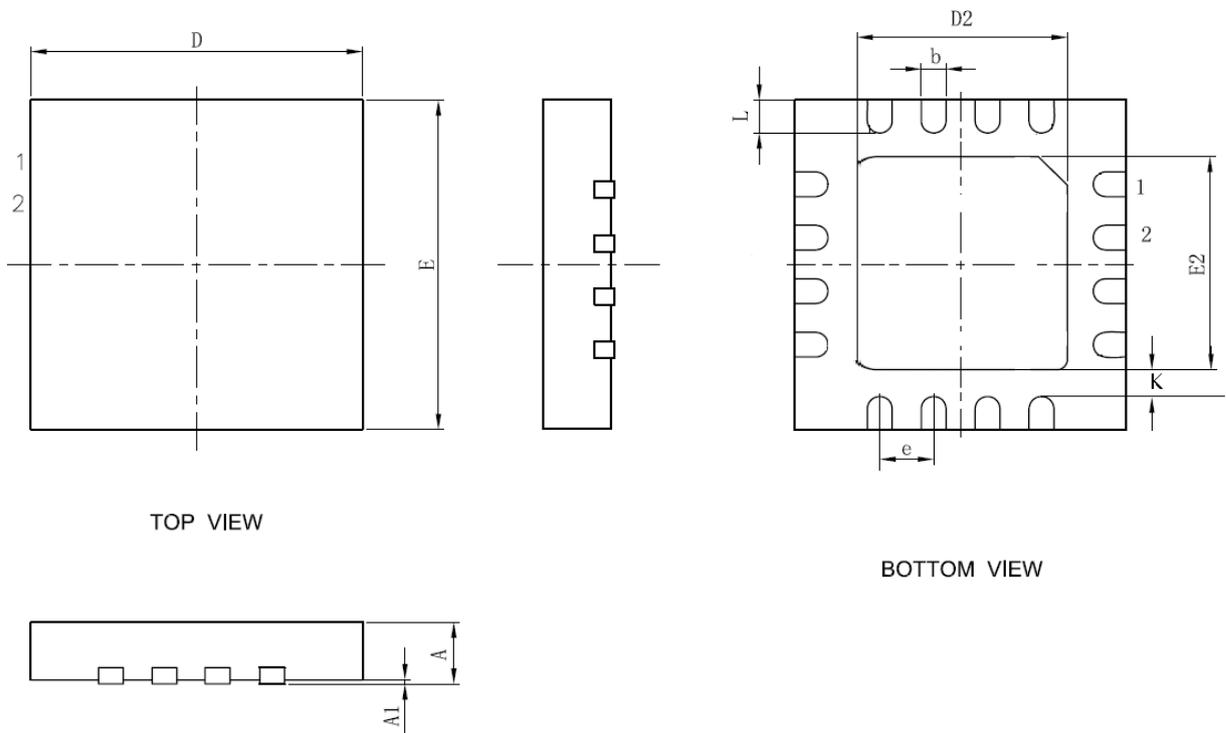


图 3 封装尺寸图

表格 5 封装尺寸表

| 标记 | 尺寸 (毫米) | | |
|----|----------|------|------|
| | 最小 | TYP | 最大 |
| A | 0.70 | 0.75 | 0.80 |
| A1 | —— | 0.02 | 0.05 |
| b | 0.25 | 0.30 | 0.35 |
| D | 4.00 BSC | | |
| D2 | 2.55 | 2.70 | 2.80 |
| e | 0.65 BSC | | |
| E | 4.00 BSC | | |
| E2 | 2.55 | 2.70 | 2.80 |
| L | 0.30 | 0.40 | 0.50 |
| K | 0.20 | —— | —— |